



2024 年招收攻读硕士学位研究生入学考试试题

招生专业与代码：光学工程（080300）

考试科目名称及代码：数字电子技术（820）

考生注意：所有答案必须写在答题纸（卷）上，写在本试题上一律不给分。

一、单项选择题（共 10 小题，每小题 3 分，共 30 分）

1. 一个无符号 4 位权电阻 DAC，最低位处的电阻为 $40\text{k}\Omega$ ，则最高位处电阻为（ ）。
A. $4\text{k}\Omega$ B. $5\text{k}\Omega$ C. $10\text{k}\Omega$ D. $20\text{k}\Omega$
2. 当逻辑函数有 n 个变量时，共有（ ）种变量取值组合？
A. n B. $2n$ C. n^2 D. 2^n
3. 边沿式 D 触发器是一种（ ）稳态电路。
A. 无 B. 单 C. 双 D. 多
4. 以下电路中不可以实现“线与”功能的有（ ）。
A. OC 门 B. 漏极开路门 C. OD 门 D. 三态输出门
5. 某电视机水平-垂直扫描发生器需要一个分频器将 31500Hz 的脉冲转换为 60Hz 的脉冲，欲构成此分频器至少需要（ ）个触发器。
A. 10 B. 60 C. 525 D. 31500
6. 多谐振荡器可产生（ ）。
A. 正弦波 B. 矩形脉冲
C. 三角波 D. 锯齿波
7. 四个触发器组成的扭环形计数器，其有效循环中有（ ）个状态。
A. 4 B. 6 C. 8 D. 16

8. 常用的 BCD 码有 ()。

- A. 奇偶校验码 B. 极化码 C. 反码 D. 余三码

9. 逻辑函数 $Y = AC + A'BD + BCD(E + F)$ 的最简的与或式 ()。

- A. $AC + BD$ B. $AC + A'BD$ C. $AC + B$ D. $A + BD$

10. 图 1 所示电路为 555 定时器构成的 ()。

- A. 施密特触发器 B. 单稳态触发器
C. RS 触发器 D. 多谐振荡器

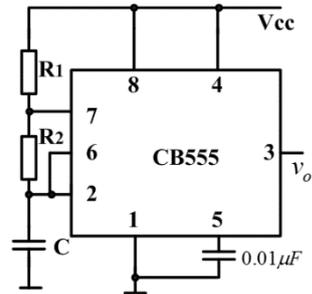


图 1

二、填空题 (共 5 小题, 每小题 2 分, 共 10 分)

1. 触发器有两个互补的输出端 Q 和 Q' , 定义触发器的 1 状态为 (), 0 状态为 ()。

2. 逻辑代数中与普通代数相似的定律有交换律、()、()。

3. 存储器的 () 和 () 是反映存储器性能的两个重要参数。

4. $(35.4)_8 = ()_2 = ()_{10}$ 。

5. 图 2 所示电路中, $Y_1 = ()$, $Y_2 = ()$ 。

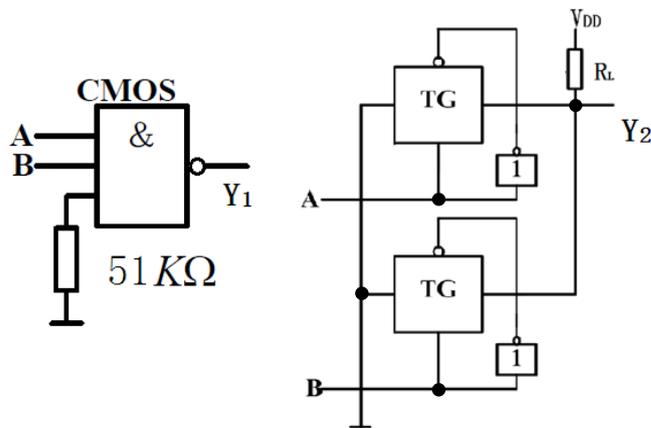


图 2

三、综合应用题（共 5 小题，前 4 题每小题 20 分，第 5 题 30 分，共 110 分）

1、用代数法将下列式子化简为最简与或式（20 分）：

(1) $Y = AB' + AC + BC$

(2) $Y = AB' + BC' + B'C + A'B$

(3) $Y = AB'C + A' + B + C'$

(4) $Y = ABD + AB'CD' + AC'DE + A$

2、某车间有 A、B、C、D 四台电动机，今要求：

(1) A 机必须开机；

(2) 其他三台电动机中至少有两台开机。

如果不满足上述要求，则指示灯熄灭。设指示灯熄灭为 0 亮为 1，电动机的开机信号通过某种装置送到各自的输入端，使该输入端为 1，否则为 0。试用**最少的与非门**实现上述功能。（20 分）

3、图 3 所示为由维持—阻塞型 D 触发器和主从型 J-K 触发器组成的电路。写出该电路的驱动方程及状态方程，试画出触发器输出端 Q_1 、 Q_2 的波形（设触发器初始状态均为 0）。（20 分）

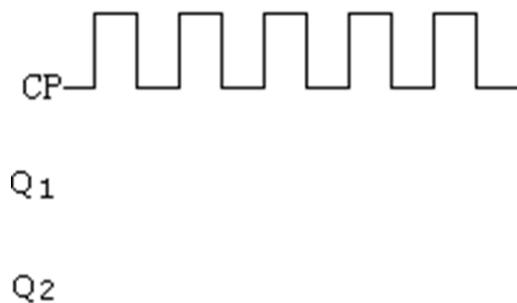
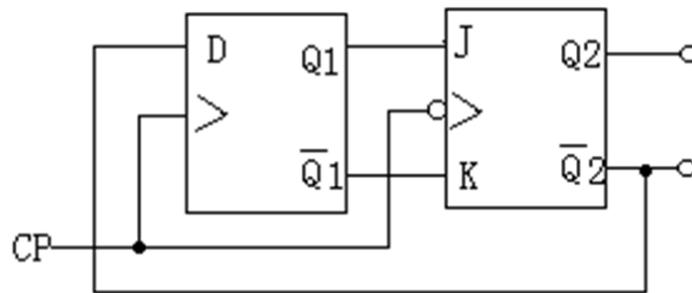


图 3

4、3 线—8 线译码器 74LS138 的逻辑功能表如下，请用 74LS138 和相应的门电路实现一位二进制数的减法运算（要求考虑来自低位的借位）。（20 分）

74LS138 逻辑功能表

输 入					输 出							
S_1	$S'_2 + S'_3$	A_2	A_1	A_0	Y'_7	Y'_6	Y'_5	Y'_4	Y'_3	Y'_2	Y'_1	Y'_0
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	0	1	1	1
1	0	1	0	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	1	0	1	1	1	1	1
1	0	1	1	0	1	0	1	1	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1	1	1

5、试用 74LS161 和适当的门电路设计一个可控进制的计数器，当输入控制变量 $A=0$ 时工作在五进制， $A=1$ 时工作在十五进制。要求使用同步预置数方式完成设计，给出预置数信号的逻辑表达式，两种进制计数器的状态转换表以及相应的连接电路图。（30 分）

74LS161 逻辑功能表

CLK	R'_D	LD'	EP	ET	工作状态
x	0	x	x	x	置零
↑	1	0	x	x	预置数
x	1	1	0	1	保持
x	1	1	x	0	保持(但 $C=0$)
↑	1	1	1	1	计数

